

5049 0423 u500

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application: 2 0 0 3 年 4 月 2 日

出 願 番 号  
Application Number: 特 願 2 0 0 3 - 0 9 8 7 8 3  
[ST. 10/C]: [ J P 2 0 0 3 - 0 9 8 7 8 3 ]

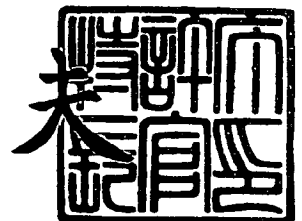
願 人  
Applicant(s): ソニー株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2 0 0 4 年 1 月 3 0 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 0390096103

【提出日】 平成15年 4月 2日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 27/14

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 北野 良昭

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 唐澤 信浩

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 黒岩 淳

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 阿部 秀司

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 佐藤 充

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 大木 洋昭

## 【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

## 【代理人】

【識別番号】 100086298

【弁理士】

【氏名又は名称】 船橋 國則

【電話番号】 046-228-9850

## 【手数料の表示】

【予納台帳番号】 007364

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904452

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 固体撮像素子およびその製造方法

【特許請求の範囲】

【請求項 1】 基板に形成された複数の画素領域と、

前記複数の画素領域を個々に分離するもので基板に形成された画素分離領域とを備え、

各画素領域は、入射光を光電変換する光電変換領域と、前記光電変換領域の一方側に形成された読み出しゲートと、前記読み出しゲートを介して前記光電変換部の一方側に形成された垂直レジスタと、前記読み出しゲートおよび前記垂直レジスタ上に絶縁膜を介して形成された電荷読み出し電極および電荷転送電極からなる電極と、前記光電変換領域上を除く前記光電変換領域側全面を、層間絶縁膜を介して被覆する遮光膜とを備えた固体撮像素子であって、

前記基板に溝が形成され、

前記溝の底部の前記基板に前記画素分離領域、前記垂直レジスタおよび前記読み出しゲートが形成され、

前記電極の垂直転送方向に形成された部分は前記溝内に形成され、

前記遮光膜は前記電極と前記溝側壁との間を前記層間絶縁膜を介して埋め込むように形成されている

ことを特徴とする固体撮像素子。

【請求項 2】 前記電極の垂直転送方向に形成された部分は、前記溝内の前記垂直レジスタおよび前記読み出しゲート上に形成されている

ことを特徴とする請求項 1 記載の固体撮像素子。

【請求項 3】 前記電極の垂直転送方向に形成された部分は、前記溝内の前記画素分離領域の少なくとも一部上および前記垂直レジスタ上および前記読み出しゲート上に形成されている

ことを特徴とする請求項 1 記載の固体撮像素子。

【請求項 4】 前記電極の垂直転送方向に形成された部分は、前記溝内で、前記画素分離領域の少なくとも一部上および前記垂直レジスタ上および前記読み出しゲートの一部上に形成されている

ことを特徴とする請求項 1 記載の固体撮像素子。

【請求項 5】 前記溝の底部と前記光電変換領域の上層に形成されるホール蓄積層の接合部とは同一深さに形成される

ことを特徴とする請求項 1 記載の固体撮像素子。

【請求項 6】 前記溝の側壁は傾斜面で形成されている

ことを特徴とする請求項 1 記載の固体撮像素子。

【請求項 7】 前記傾斜面の基板は p 型層で形成されている

ことを特徴とする請求項 6 記載の固体撮像素子。

【請求項 8】 前記遮光膜はパルス電圧が印加される

ことを特徴とする請求項 1 記載の固体撮像素子。

【請求項 9】 前記遮光膜は直流電圧が印加される

ことを特徴とする請求項 1 記載の固体撮像素子。

【請求項 10】 前記読み出しゲートは前記溝の底部の前記基板より前記溝の一方側の側壁部の前記基板を含んでこの側壁部の上部における前記基板にわたって形成される

ことを特徴とする請求項 1 記載の固体撮像素子。

【請求項 11】 基板に形成された複数の画素領域と、

前記複数の画素領域を個々に分離するもので基板に形成された画素分離領域とを備え、

各画素領域は、入射光を光電変換する光電変換領域と、前記光電変換領域の一方側に形成された読み出しゲートと、前記読み出しゲートを介して前記光電変換部の一方側に形成された垂直レジスタと、前記読み出しゲートおよび前記垂直レジスタ上に絶縁膜を介して形成された電荷読み出し電極および電荷転送電極からなる電極と、前記光電変換領域上を除く前記光電変換領域側全面を、層間絶縁膜を介して被覆する遮光膜とを備えた固体撮像素子であって、

前記基板に格子状に溝が形成され、

前記溝のうち垂直転送方向の溝底部における前記基板に、前記水平転送方向の画素領域を分離する画素分離領域、前記垂直レジスタおよび前記読み出しゲートが形成され、

前記電極の垂直転送方向に形成された部分は前記垂直転送方向の溝内に形成され、

前記垂直転送方向に対して直交する水平転送方向に形成されている前記溝底部における前記基板に、垂直転送方向の画素領域を分離する画素分離領域、前記光電変換領域の一部および正孔蓄積層の一部が形成され、

前記電極の水平転送方向に形成された部分は前記水平転送方向の溝内に形成され、

前記遮光膜は前記電極と前記溝側壁との間を前記層間絶縁膜を介して埋め込むように形成されている

ことを特徴とする固体撮像素子。

【請求項 12】 前記電極の垂直転送方向に形成された部分は、前記溝内の前記垂直レジスタおよび前記読み出しゲート上に形成されている

ことを特徴とする請求項 11 記載の固体撮像素子。

【請求項 13】 前記電極の垂直転送方向に形成された部分は、前記溝内の前記画素分離領域の少なくとも一部上および前記垂直レジスタ上および前記読み出しゲート上に形成されている

ことを特徴とする請求項 11 記載の固体撮像素子。

【請求項 14】 前記電極の垂直転送方向に形成された部分は、前記溝内で、前記画素分離領域の少なくとも一部上および前記垂直レジスタ上および前記読み出しゲートの一部上に形成されている

ことを特徴とする請求項 11 記載の固体撮像素子。

【請求項 15】 前記溝の底部と前記光電変換領域の上層に形成されるホール蓄積層の接合部とは同一深さに形成される

ことを特徴とする請求項 11 記載の固体撮像素子。

【請求項 16】 前記溝の側壁は傾斜面で形成されている

ことを特徴とする請求項 11 記載の固体撮像素子。

【請求項 17】 前記傾斜面の基板はp型層で形成されている

ことを特徴とする請求項 16 記載の固体撮像素子。

【請求項 18】 前記遮光膜はパルス電圧が印加される

ことを特徴とする請求項 11 記載の固体撮像素子。

【請求項 19】 前記遮光膜は直流電圧が印加される

ことを特徴とする請求項 11 記載の固体撮像素子。

【請求項 20】 前記読み出しゲートは前記溝の底部の前記基板より前記溝の一方側の側壁部の前記基板を含んでこの側壁部の上部における前記基板にわたって形成される

ことを特徴とする請求項 11 記載の固体撮像素子。

【請求項 21】 基板に形成された複数の画素領域と、

前記複数の画素領域を個々に分離するもので基板に形成された画素分離領域とを備え、

各画素領域は、入射光を光電変換する光電変換領域と、前記光電変換領域の一方側に形成された読み出しゲートと、前記読み出しゲートを介して前記光電変換部の一方側に形成された垂直レジスタと、前記読み出しゲートおよび前記垂直レジスタ上に絶縁膜を介して形成された電荷読み出し電極および電荷転送電極からなる電極と、前記光電変換領域上を除く前記光電変換領域側全面を、層間絶縁膜を介して被覆する遮光膜とを備えた固体撮像素子の製造方法であって、

前記基板に溝を形成した後、

前記溝の底部の前記基板に前記画素分離領域、前記垂直レジスタおよび前記読み出しゲートが形成する工程と、

前記溝内に前記電極を形成する工程と、

前記電極と前記溝側壁との間を前記層間絶縁膜を介して埋め込むように前記遮光膜を形成する工程と

を備えていることを特徴とする固体撮像素子の製造方法。

【請求項 22】 前記溝は、前記基板を直接エッチングすることにより形成される

ことを特徴とする請求項 21 記載の固体撮像素子の製造方法。

【請求項 23】 前記溝は、前記基板を局所酸化して局所酸化膜を形成した後、前記局所酸化膜を除去して形成される

ことを特徴とする請求項 21 記載の固体撮像素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

本発明は、固体撮像素子およびその製造方法に関し、詳しくは遮光膜を有するインターレース式の固体撮像素子およびその製造方法に関する。

## 【0002】

## 【従来の技術】

従来のインターレース型の固体撮像素子は、図10(1)のレイアウト図および図10(2)の概略構成断面図に示すように、平坦なN型のシリコン基板111に光電変換領域112が形成されている。この光電変換領域112は、上層にP+層からなるホールアキュムレーション層113が形成され、その下層にN型層114が形成されてなる。この光電変換領域112のN型層114は、シリコン基板111表面に上記ホールアキュムレーション層113が形成されるためにシリコン基板111の深い位置まで形成される。上記光電変換領域112の一方側には、読み出しゲート115を介して垂直レジスタ116が形成されている。この垂直レジスタ116は上層にN型層117を備え、その下層にP+型層118をそなえている。さらに画素領域を分離する画素分離領域119が形成されている。上記光電変換領域112の他方側には画素分離領域119を介してこの画素に隣接する別の画素の垂直レジスタ116が形成されている。この場合垂直レジスタ116の上層に形成されるN型層117は電荷をより多く蓄積させるために、できるだけシリコン基板111表面に形成されている。上記垂直レジスタ116上および読み出しゲート115上には、絶縁膜121を介して電荷読み出しおよび電荷転送電極となる電極122が形成されている。ここでは、2層構造の電極を示した。さらに、層間絶縁膜131を介して上記光電変換部112上に開口部132を設けた遮光膜133が形成されている。

## 【0003】

通常、電荷を光電変換領域112より垂直レジスタ116に読み出すときには電荷読み出し電極および電荷転送電極となる電極122に電圧をかけて、垂直レジスタ116および読み出しゲート115のポテンシャルを変動させる。そして



読み出しゲート 115 のポテンシャルを光電変換領域 112 の N 型層 114 のポテンシャルより低くなるまで電荷読み出し電極および電荷転送電極となる電極 122 に電圧を印加し続ける。

#### 【0004】

しかし、読み出しゲート 115 のポテンシャルを光電変換領域 112 の N 型層 114 のポテンシャルより低くなるまで電圧 122 に電圧を印加し続ける際に、従来の構造においては光電変換領域 112 の N 型層 114 が垂直レジスタ 116 の N 型層 117 に対してシリコン基板 111 の深い位置に配置されているので、読み出しゲート 115 のポテンシャルを変動させて光電変換領域 112 の N 型層 114 のポテンシャルより低くさせるのに非常に大きな電圧が必要となっていた。また、ホールアキュムレーション層 113 の熱による横方向の拡散によって読み出しゲート 115 のポテンシャルが変調を受け、電荷読み出し経路となる読み出しゲート 115 における最大ポテンシャルの位置がシリコン基板 111 の深い位置に移行する。その結果、読み出し電圧に対するその位置のポテンシャルの変動量が小さくなり、読み出し電圧がさらに高くなるという問題があった。また、今後さらなる多画素化が進むにしたがって画素サイズのさらなるシュリンクが必要になってきている。しかし画素特性の維持は必要なため、これ以上の電極等の低段差化は困難であった。そのため画素サイズのシュリンクに伴い集光の悪化が考えられる。

#### 【0005】

そこで、読み出し電圧の低減と読み出し電圧の制御性マージンの拡大を目的として、フォトダイオードと垂直転送部とをアレイ状に配列した固体撮像装置であって、基板表面に形成した溝を備え、電荷をフォトダイオードから垂直転送部へ読み出す際に使用する読み出し電極および電荷を転送する転送電極に対向するチャンネルとして、上記溝を用いる構成の固体撮像装置（例えば、特許文献 1 参照。）が開示されている。

#### 【0006】

##### 【特許文献 1】

特開平 11-97666 号公報（第 3-4 頁、図 1）

## 【0007】

## 【発明が解決しようとする課題】

しかしながら、基板表面に溝を形成し、その溝に読み出し電極および転送電極に対向するチャンネルを形成する構成では、電荷読み出し電極および電荷転送電極となるポリシリコン電極端部は溝が形成されていない基板表面にあり、段差を低くすることが困難であった。また、読み出しゲート部の直上に前記電極が形成されていないため、ホールアキュムレーション層 113 の熱による横方向の拡散によって読み出しゲート 115 のポテンシャルが変調を受け、電荷読み出し経路となる読み出しゲート 115 における最大ポテンシャルの位置がシリコン基板 111 の深い位置に移行する。その結果、読み出し電圧に対するその位置のポテンシャルの変動量が小さくなり、読み出し電圧がさらに高くなるという問題を解決できない。また、上記ポリシリコン電極を覆う遮光膜を形成したとしても、遮光膜が単に基板表面上のポリシリコン電極を覆う構成となるため、十分な遮光効果が得られずスミア特性の悪化が考えられる。

## 【0008】

## 【課題を解決するための手段】

本発明は、上記課題を解決するためになされた固体撮像素子、その駆動方法およびその製造方法である。

## 【0009】

本発明の固体撮像素子は、基板に形成された複数の画素領域と、前記複数の画素領域を個々に分離するもので基板に形成された画素分離領域とを備え、各画素領域は、入射光を光電変換する光電変換領域と、前記光電変換領域の一方側に形成された読み出しゲートと、前記読み出しゲートを介して前記光電変換部の一方側に形成された垂直レジスタと、前記読み出しゲートおよび前記垂直レジスタ上に絶縁膜を介して形成された電荷読み出し電極および電荷転送電極からなる電極と、前記光電変換領域上を除く前記光電変換領域側全面を、層間絶縁膜を介して被覆する遮光膜とを備えた固体撮像素子であって、前記基板に溝が形成され、前記溝の底部の前記基板に前記画素分離領域、前記垂直レジスタおよび前記読み出しゲートが形成され、前記電極の垂直転送方向に形成された部分は前記溝内に形

成され、前記遮光膜は前記電極と前記溝側壁との間を前記層間絶縁膜を介して埋め込むように形成されているものである。

### 【0010】

上記固体撮像素子では、基板に溝が形成され、溝の底部の基板に画素分離領域、垂直レジスタおよび読み出しゲートが形成、電極の垂直転送方向に形成された部分は溝内に形成されることから、光電変換領域のN型層と、垂直レジスタのN型層および電極の基板深さ方向の距離が縮まり、その結果、電荷読み出し経路における最大ポテンシャルの電極に印加される電圧に対する変動量が大きくなることで、読み出し電圧が低電圧化される。また、光電変換領域のホールアキュムレーション層の熱による拡散も溝の段差部で遮断され、読み出しゲートのポテンシャルが影響を受けることが無くなり、これによっても読み出し電圧の低電圧化が可能になる。また、電極は溝の中に埋め込まれる構造になるために水平方向の低段差化が可能になり、集光が改善され、感度、シェーディング、等の画素特性の改善が可能になる。また遮光膜は電極と溝側壁との間を層間絶縁膜を介して埋め込むように形成されていることから、垂直レジスタに飛び込む直接光によるスミア成分が低減される。

### 【0011】

本発明の第2固体撮像素子は、基板に形成された複数の画素領域と、前記複数の画素領域を個々に分離するもので基板に形成された画素分離領域とを備え、各画素領域は、入射光を光電変換する光電変換領域と、前記光電変換領域の一方側に形成された読み出しゲートと、前記読み出しゲートを介して前記光電変換部の一方側に形成された垂直レジスタと、前記読み出しゲートおよび前記垂直レジスタ上に絶縁膜を介して形成された電荷読み出し電極および電荷転送電極からなる電極と、前記光電変換領域上を除く前記光電変換領域側全面を、層間絶縁膜を介して被覆する遮光膜とを備えた固体撮像素子であって、前記基板に格子状に溝が形成され、前記溝のうち垂直転送方向の溝底部における前記基板に、前記水平転送方向の画素領域を分離する画素分離領域、前記垂直レジスタおよび前記読み出しゲートが形成され、前記電極の垂直転送方向に形成された部分は前記垂直転送方向の溝内に形成され、前記垂直転送方向に対して直交する水平転送方向に形成

されている前記溝底部における前記基板に、垂直転送方向の画素領域を分離する画素分離領域、前記光電変換領域の一部および正孔蓄積層の一部が形成され、前記電極の水平転送方向に形成された部分は前記水平転送方向の溝内に形成され、前記遮光膜は前記電極と前記溝側壁との間を前記層間絶縁膜を介して埋め込むように形成されているものである。

#### 【0 0 1 2】

上記第2固体撮像素子では、基板に溝、すなわち格子状の溝を形成したことから、垂直転送方向とともに水平転送方向にも溝内に電極および遮光膜の一部を埋め込むことができるので、さらなる段差の低減が図れるとともに、前記第1固体撮像素子と同様な作用・効果が得られる。

#### 【0 0 1 3】

本発明の固体撮像素子の製造方法は、基板に形成された複数の画素領域と、前記複数の画素領域を個々に分離するもので基板に形成された画素分離領域とを備え、各画素領域は、入射光を光電変換する光電変換領域と、前記光電変換領域の一方側に形成された読み出しゲートと、前記読み出しゲートを介して前記光電変換部の一方側に形成された垂直レジスタと、前記読み出しゲートおよび前記垂直レジスタ上に絶縁膜を介して形成された電荷読み出し電極および電荷転送電極からなる電極と、前記光電変換領域上を除く前記光電変換領域側全面を、層間絶縁膜を介して被覆する遮光膜とを備えた固体撮像素子の製造方法であって、前記基板に溝を形成した後、前記溝の底部の前記基板に前記画素分離領域、前記垂直レジスタおよび前記読み出しゲートが形成する工程と、前記溝内に前記電極を形成する工程と、前記電極と前記溝側壁との間を前記層間絶縁膜を介して埋め込むように前記遮光膜を形成する工程とを備えている。

#### 【0 0 1 4】

上記本発明の固体撮像素子の製造方法では、電極と溝側壁との間を埋め込むように遮光膜を形成することから、垂直レジスタに飛び込む直接光によるスミア成分が低減される。

#### 【0 0 1 5】

#### 【発明の実施の形態】

本発明の固体撮像装置に係る第1実施の形態を、図1によって説明する。図1(1)は平面レイアウト図を示し、図1(2)は平面レイアウト図におけるA-A線断面の概略構成断面図を示す。

#### 【0016】

図1に示すように、基板11に溝51が形成されている。この溝51は、例えば垂直転送方向に形成される電極の形成領域に形成される。上記溝51は、光電変換領域12の上層に形成されるホール蓄積層13とN型層14との接合部の深さと同程度の深さ以下、例えば基板11表面から $0.01\mu\text{m}$ ～ $5\mu\text{m}$ の深さに形成される。上記基板11は、半導体基板、例えばシリコン基板からなる。上記溝51に隣接して、光電変換領域12が形成されている。この光電変換領域12は、上層にホールアキュムレーション（正孔蓄積）層13を備え、その下層にN型層14を備えている。また、上記溝51の底部における基板11には、上記光電変換領域11側より読み出しゲート15、垂直レジスタ16、画素分離領域19が形成されている。上記読み出しゲートはP-型層からなる。上記垂直レジスタ16は、上層にN型層17を備え、その下層にP+型層18を備えている。

#### 【0017】

上記溝51の内面を含む上記基板11表面にはゲート絶縁膜21が形成され、上記溝51内の上記ゲート絶縁膜21上には電荷読み出し電極および電荷転送電極となる電極22が形成されている。ここでは、電極22を2層構造に形成しているが、1層構造、3層構造、4層構造であってもよい。この電極22は、図示したように、読み出しゲート15および垂直レジスタ16の直上に形成されることが好ましい。

#### 【0018】

さらに、上記電極22を被覆する層間絶縁膜31が上記基板11表面に形成されている。さらに上記層間絶縁膜21を介して上記溝11の側壁と上記電極22間の隙間を埋め込むように、上記光電変換領域12上に開口部32を形成した遮光膜33が形成されている。

#### 【0019】

上記固体撮像素子1では、溝51内に電極22が形成されていることから、読

み出し電圧の低電圧化および低段差化による集光改善を可能とする。すなわち、基板 11 に溝 51 が形成され、その溝 51 底部の基板 11 に読み出しゲート 15、垂直レジスタ 16、画素分離領域 19 を形成し、その直上にゲート絶縁膜 21 を介して電荷読み出し電極および電荷転送電極となる電極 22 を形成したことにより、光電変換領域 12 の N 型層 14 と、垂直レジスタ 16 の N 型層 18 および電極 22 の基板深さ方向の距離が縮まり、その結果、電荷読み出し経路（読み出しゲート 15）における最大ポテンシャルの電極 22 に印加される電圧に対する変動量が大きくなることで、読み出し電圧の低電圧化が可能になる。また、ホールアキュムレーション層 13 の熱による拡散も溝 51 の段差部で遮断され、読み出しゲート 15 のポテンシャルが影響を受けることが無くなり、これによっても読み出し電圧の低電圧化が可能になる。また、電極 22 を溝 51 の中に埋め込む構造になるために水平方向の低段差化が可能になり、集光が改善され、感度、シェーディング、等の画素特性の改善が可能になる。これについては、後に詳細に説明する。また、溝 51 と電極 11 との間の隙間に層間絶縁膜 31 を介して遮光膜 33 を埋め込むことによって垂直レジスタ 16 に飛び込む直接光によるスミア成分を低減できる。これについても、後に詳細に説明する。

#### 【0020】

次に、本発明の固体撮像装置に係る第 2 実施の形態を、図 2 の概略構成断面図によって説明する。

#### 【0021】

図 2 に示すように、この第 2 実施の形態は前記第 1 実施の形態において、電極 22 の形成位置が以下のようにになっている。すなわち、電極 22 の垂直転送方向に形成された部分は、溝 51 内の画素分離領域 19 の少なくとも一部上および垂直レジスタ 16 上および読み出しゲート 15 上に形成されている。その他の構成は前記第 1 実施の形態の固体撮像素子 1 と同様である。

#### 【0022】

次に、本発明の固体撮像装置に係る第 3 実施の形態を、図 3 の概略構成断面図によって説明する。

#### 【0023】

図3に示すように、この第3実施の形態は前記第1実施の形態において、電極22の形成位置が以下のようにになっている。すなわち、電極22の垂直転送方向に形成された部分は、溝51内の画素分離領域19の少なくとも一部上および垂直レジスタ16上および読み出しゲート15の一部上に形成されている。その他の構成は前記第1実施の形態の固体撮像素子1と同様である。

#### 【0024】

上記第2、第3実施の形態のように電極22が形成されていても、スミアの低減効果、読み出し電圧の低減効果等、前記第1実施の形態で説明した作用効果は得られる。また、電極22形成時におけるリソグラフィ工程でのマスク合わせずれを許容することが可能になり、製造上、歩留りを高める効果が得られる。

#### 【0025】

上記第1～第3実施の形態において、図4の概略構成断面図に示すように、上記溝51の側壁は傾斜面51Sで形成されてもよい。この傾斜面の傾斜角度は、基板11の表面に対して傾斜を有しかつ90度以下とする。上記溝51の側壁を傾斜面で形成することにより、遮光膜33下で反射した光L、光電変換領域（センサ）の極表面で光電変換した電荷qが直下方向もしくは光電変換領域方向に向かい、垂直レジスタ16方向に向かわなくなるため、スミアの低減とともにノイズの低減が図れる。

#### 【0026】

上記溝51の傾斜面の基板11はP型層、例えばP+型層で形成されるホールアキュムレーション層13で形成されている。これによってノイズの発生を抑えることができる。

#### 【0027】

上記第1～第3実施の形態において、上記遮光膜33はパルス電圧が印加されることが好ましい。もしくは、上記遮光膜33は直流電圧が印加されることが好ましい。このように、遮光膜33に電圧を印加することによりノイズの発生を抑えることができる。また遮光膜33にパルス電圧が印加されるものでは、読み出しパルスに同期させたパルスを遮光膜33に印加することができるので、読み出しを補助し、読み出し電圧を低減させることができる。さらに、遮光膜33に直

流電圧が印加されるものでは、センサ部表面のピニングが強化される。また、電荷転送時においてマイナスに電圧を印加することによって読み出しゲート 15 のポテンシャル障壁を高く設定することが可能になり、ブルーミング特性の向上が可能である。

#### 【0028】

上記第 1～第 3 実施の形態において、上記読み出しゲート 15 は上記溝 51 の底部の基板 11 より上記溝 51 の一方側における側壁部の基板 11 を含んでこの側壁部の上部における基板 11 にわたって形成されてもよい。これによって、これによってノイズの発生を抑えることができる。

#### 【0029】

次に、本発明の固体撮像装置に係る第 4 実施の形態を、図 5 の平面レイアウト図および図 6 に示す図 5 の平面レイアウト図における B-B 線断面の概略構成断面図によって説明する。

#### 【0030】

図 5 に示すように、固体撮像素子 2 は、前記固体撮像素子 1 において、基板 11 表面に溝 51 が格子状に形成されていて、水平転送方向に形成された溝 51 内にも電極 22 が埋め込まれて形成されているものである。ここでは、電極 22 を 2 層構造に形成しているが、1 層構造、3 層構造、4 層構造であってもよい。また、垂直転送方向における光電変換領域 12 間における溝 51 底部の基板 11 には画素分離領域 61 が形成されている。図面では代表して 1ヶ所にのみを示したが、各垂直転送方向における光電変換領域 12 間に画素分離領域 61 が形成されている。この画素分離領域 61 は、光電変換領域 12 の下方に一部かかるように形成されてもよい。上記溝 51 の深さは、前記第 1 実施の形態で説明したのと同様である。その他の構成は、前記第 1～第 3 実施の形態で説明した固体撮像素子と同様である。

#### 【0031】

次に、図 6 (1) に示すように、垂直転送方向における光電変換領域 12 [前記図 5 参照] 間では、溝 51 内には、電極 22 の第 1 層目電極 221 が形成されている。この第 1 層目電極 221 上には絶縁膜 223 を介して第 2 層目電極 22



2 が形成されている。この例では、溝 5 1 内には、第 1 層目電極 2 2 1 が埋め込まれ、第 2 層目電極 2 2 2 は溝 5 1 内には形成されていない。さらに電極 2 2 (第 2 層目電極 2 2 2) および溝 5 1 上を被覆するように、層間絶縁膜 3 1 を介して遮光膜 3 3 が形成されている。なお、溝 5 1 底部の基板 1 1 には画素分離領域 6 1 が形成されている。

#### 【0032】

もしくは、図 6 (2) に示すように、垂直転送方向における光電変換領域 1 2 間では、溝 5 1 内には、電極 2 2 の第 1 層目電極 2 2 1 が形成され、その上に絶縁膜 2 2 3 を介して第 2 層目電極 2 2 2 が形成されている。この例では、溝 5 1 内には、第 1 層目電極 2 2 1 および第 2 層目電極 2 2 2 が埋め込まれる。さらに電極 2 2 (第 2 層目電極 2 2 2) 上を被覆するように、かつ第 2 層目電極 2 2 2 と溝 5 1 側壁の間の隙間を埋め込むように、層間絶縁膜 3 1 を介して遮光膜 3 3 が形成されている。なお、溝 5 1 底部の基板 1 1 には画素分離領域 6 1 が形成されている。

#### 【0033】

もしくは、図 6 (3) に示すように、垂直転送方向における光電変換領域 1 2 間では、溝 5 1 内には、電極 2 2 の第 1 層目電極 2 2 1 が形成され、その上に絶縁膜 2 2 3 を介して第 2 層目電極 2 2 2 が形成されている。さらに電極 2 2 (第 2 層目電極 2 2 2) 上を被覆するように、かつ第 2 層目電極 2 2 2 と溝 5 1 側壁の間の隙間を埋め込むように、層間絶縁膜 3 1 を介して遮光膜 3 3 が形成されている。この例では、溝 5 1 内には、第 1 層目電極 2 2 1、第 2 層目電極 2 2 2 および遮光膜 3 3 が埋め込まれる。なお、溝 5 1 底部の基板 1 1 には画素分離領域 6 1 が形成されている。したがって、溝 5 1 の深さは、第 1 層目電極 2 2 1、第 2 層目電極 2 2 2 および遮光膜 3 3 が埋め込まれる深さ以下に形成することもできる。

#### 【0034】

ここで比較例として、垂直転送方向における光電変換領域間における従来構造を図 7 の概略構成断面図によって説明する。

#### 【0035】

図 7 に示すように、基板 11 上に形成された画素分離領域 61 上に、電極 22 の第 1 層目電極 221 が形成され、その上に絶縁膜 223 を介して第 2 層目電極 222 が形成されている。さらに第 1 層目電極 221 および第 2 層目電極 222 上を被覆するように層間絶縁膜 31 を介して遮光膜 33 が形成されている。したがって、基板 11 表面上に第 1 層目電極 221、第 2 層目電極 222 および遮光膜 33 が形成されることになり、それらによる段差が非常に大きくなる。

#### 【0036】

一方、前記図 6 によって説明した構造では、溝 51 内に少なくとも第 1 層目電極 221 を埋め込み、またはそれと合わせて第 2 層目電極 222、遮光膜 33 等を埋め込むことによって、垂直転送方向における光電変換領域 12 間においても、段差の低減が図れる。

#### 【0037】

上記第 4 実施の形態においても、前記図 1～図 3 によって説明した前記第 1～第 3 実施の形態と同様に、上記電極 22 の垂直転送方向に形成された部分は、上記溝 15 内の垂直レジスタおよび読み出しゲート 15 上に形成されていることが好ましい。または、リソグラフィー時におけるマスク合わせずれを許容して、電極 22 の垂直転送方向に形成された部分は、溝 51 内の画素分離領域 19 の少なくとも一部上および垂直レジスタ 16 上および読み出しゲート 15 上に形成されてもよい。もしくは、同様の理由により、上記電極 22 の垂直転送方向に形成された部分は、溝 51 内で、画素分離領域 19 の少なくとも一部上および垂直レジスタ 16 上および読み出しゲート 15 の一部上に形成されてもよい。

#### 【0038】

上記第 4 実施の形態において、前記図 4 の概略構成断面図に示すように、上記溝 51 の側壁は傾斜面で形成されてもよい。この傾斜面の傾斜角度は、基板 11 の表面に対して傾斜を有しかつ 90 度以下とする。上記溝 51 の側壁を傾斜面で形成することにより、遮光膜 33 下で反射した光 L、光電変換領域（センサ）の極表面で光電変換した成分 q が垂直レジスタ 16 方向に向かわなくなるため、スミアの低減とともにノイズの低減が図れる。

#### 【0039】

上記溝 51 の傾斜面の基板 11 は P 型層、例えば P+ 型層で形成されるホールアキュムレーション層 13 で形成されている。これによってノイズの発生を抑えることができる。

#### 【0040】

上記第 4 実施の形態において、上記遮光膜 33 はパルス電圧が印加されることが好ましい。もしくは、上記遮光膜 33 は直流電圧が印加されることが好ましい。このように、遮光膜 33 に電圧を印加することによりノイズの発生を抑えることができる。また遮光膜 33 にパルス電圧が印加されるものでは、読み出しパルスに同期させたパルスを遮光膜 33 に印加することができるので、読み出しを補助し、読み出し電圧を低減させることができる。さらに、遮光膜 33 に直流電圧が印加されるものでは、センサ部表面のピニングが強化される。また、電荷転送時においてマイナスに電圧を印加することによって読み出しゲート 15 のポテンシャル障壁を高く設定することが可能になり、ブルーミング特性の向上が可能である。

#### 【0041】

上記第 4 実施の形態において、上記読み出しゲート 15 は上記溝 51 の底部の基板 11 より上記溝 51 の一方側における側壁部の基板 11 を含んでこの側壁部の上部における基板 11 にわたって形成されてもよい。これによって、これによってノイズの発生を抑えることができる。

#### 【0042】

次に、本発明の固体撮像装置の製造方法に係る第 1 実施の形態を、図 8 の製造工程断面図によって説明する。

#### 【0043】

図 8 (1) に示すように、基板 11 上に酸化膜もしくは窒化膜からなるハードマスク層 81 を形成した後、レジスト塗布技術によりレジスト膜 82 を形成する。上記基板 11 には半導体基板として、例えばシリコン基板を用いる。次いでリソグラフィ技術によってレジスト膜 82 に開口部 83 を形成する。このレジスト膜 82 をエッチングマスクに用いてハードマスク層 81、基板 11 をエッチングして、溝 51 を形成する。このエッチングでは、ハードマスク層 81 のみをエ

ツチングマスクに用いてもよい。上記エッチングは、ドライエッチングもしくはウェットエッチングにて行う。この際に溝51の深さは、読み出し電圧の低減を実現するためには $0.01\mu\text{m}$ 以上、後に形成される光電変換領域のN型層の最もポテンシャルの深い位置までの深さが必要である。現状のデバイス構造では $5\mu\text{m}$ 程度の深さがあればよい。また溝51の側壁は、基板表面に対して傾斜を有し、その傾斜角度は $90^\circ$ 以下とする。側壁の傾斜角は、エッチング条件を適宜選択することで決定することができる。このような傾斜角度とすれば、基本的にスミア抑制効果は得られる。実験では、溝51の深さを $100\text{nm}$ とし、溝の側壁を $45^\circ$ の傾斜面で形成した場合、約 $4\sim 5\text{dB}$ のスミア低減効果が得られている。その後、レジスト膜82、ハードマスク層81を除去する。

#### 【0044】

また、上記溝51は、以下のようにして形成することもできる。図8(2)に示すように、局所酸化法によって、基板11に酸化膜88を形成する。すなわち、基板11表面に犠牲酸化膜85、ハードマスク(例えば窒化膜)86を形成した後、リソグラフィ技術とエッチング技術により、溝を形成したい領域に開口部87を形成する。その後、上記ハードマスク86を用いて基板11を局所酸化し、上記局所酸化膜88を形成する。その後、上記ハードマスク86、犠牲酸化膜85、局所酸化膜88等をエッチングにより除去して、基板11に溝51を形成することもできる。また、酸化条件を適宜選択することで、溝51の側壁の傾斜角を決定することができる。

#### 【0045】

次いで図8(3)に示すように、上記溝51の内面を含む基板11表面に垂直レジストおよび読み出しゲートのゲート絶縁膜21を形成する。

#### 【0046】

次いで図8(4)に示すように、既存の不純物ドーピング技術(例えばイオン注入法)によって、上記溝51の底部の基板11にP-型層からなる読み出しゲート15を形成する。さらにP+型層からなる画素分離領域19を形成する。さらに、P+型層18とその上層にN型層17を形成して垂直レジスタ16を形成する。さらに、基板11に光電変換領域となるN型層14を形成する。上記各不

純物ドーピング技術では、例えばその都度、例えばレジストマスクを形成して行う。

#### 【0047】

次いで図8(5)に示すように、次いで、上記溝51内のゲート絶縁膜21上に電荷転送電極および読み出し電極となる電極22を形成する。この電極22は、通常の固体撮像素子の転送電極を形成する技術により形成される。この電極22は、例えば、1層構造、2層構造、3層構造もしくは4層構造に形成される。上記電極22の垂直転送方向に形成された部分は、溝51内の垂直レジスタ16および読み出しゲート15上に形成されることが好ましい。もしくは、リソグラフィ技術でのマスク合わせずれ、エッチング誤差等により、画素分離領域19の少なくとも一部上および垂直レジスタ16上および読み出しゲート15上に形成されてもよい。もしくは、画素分離領域19の少なくとも一部上および垂直レジスタ16上および読み出しゲート15の一部上に形成されてもよい。

#### 【0048】

その次に図8の(6)のように、不純物ドーピング技術(例えばイオン注入法)によって、上記N型層14の上層にホールアキュムレーション(正孔蓄積)層13を形成する。このようにして、N型層14およびホールアキュムレーション層13からなる光電変換領域12が形成される。この時、溝51の側壁部はエッチングダメージや、局所酸化時の応力による結晶欠陥等が発生しやすくなっているため、その箇所から発生する電子がノイズ成分となることが予想される。これを防ぐために溝51の側壁部の基板表面側にもP型不純物を注入することで、ノイズ成分を低減することが可能になる。

#### 【0049】

次いで図8の(7)のように、上記電極22を被覆する層間絶縁膜31を形成した後、溝51と電極11との隙間を埋め込むように上記層間絶縁膜31を介して基板11上に遮光膜33を形成する。このように、溝51と電極22との隙間の全てもしくは一部を遮光膜33で埋め込むことにより、垂直レジスタ16に直接入ってくる光の成分を遮断することができ、CCD(電荷結合素子)のノイズ成分のひとつであるスミアを低減することができる。その後、リソグラフィ技

術とエッチング技術とによって、光電変換領域 12 上の遮光膜 33 を加工して開口部 32 を形成する。

#### 【0050】

上記製造方法において、上記溝 51 の底部の深さと上記光電変換領域 12 の上層に形成されるホールアキュムレーション層 13 と N 型層 14 との接合部の深さは同一に形成されることが望ましい。上記遮光膜 33 はパルス電圧が印加されるように形成することが好ましい。もしくは、上記遮光膜 33 は直流電圧が印加されるように形成することが好ましい。

#### 【0051】

上記製造方法で形成された固体撮像素子は、前記第 1 ～ 第 4 実施の形態で説明したような作用効果が得られる固体撮像素子となる。

#### 【0052】

次に、本発明の固体撮像装置の製造方法に係る第 2 実施の形態を、図 9 の製造工程断面図によって説明する。

#### 【0053】

前記図 8 の (3) の工程を、図 9 の (1) に示すように、溝 51 の内面を含む基板 11 表面に薄く P-型の不純物を注入して、P-型層で読み出しゲート 15 を形成する。

#### 【0054】

次いで図 9 の (2) に示すように、ゲート絶縁膜 21 上に電荷読み出し電極および電荷転送電極となる電極を形成するための電極形成膜 91 を成膜する。

#### 【0055】

次いで図 9 の (3) に示すように、リソグラフィー技術およびエッチング技術により、上記電極形成膜を電荷読み出し電極および電荷転送電極となる電極形状に加工して、電極 22 を形成する。次いで、この電極 22 をマスクに用いて、いわゆる自己整合的に光電変換領域 12 の N 型層 14 を形成してもよい。この製造方法によれば、読み出しゲート 15 は垂直レジスタ 16 と光電変換領域 12 の幅とズレで決定されるので、精度良く読み出しゲート 15 を作製することが可能になる。当然、生産ばらつきも低減される。この後、前記図 8 (6) によって説明

した工程以降を行えばよい。

#### 【0 0 5 6】

##### 【発明の効果】

以上、説明したように本発明の固体撮像素子によれば、単位画素サイズの縮小にともなう、遮光膜の受光部への張出量が減っても、スミア悪化を抑制できる。一方、基板表面の段差は、センサ領域より、垂直レジスタ領域を低く形成することで、読み出し電極に位置する部分に溝の段差部が形成され、光電変換領域表面のホールアキュムレーション層の影響を抑制でき、読み出し電圧の低減にも効果がある。

#### 【0 0 5 7】

以上、説明したように本発明の固体撮像素子の製造方法によれば、電極と溝側壁との間を埋め込むように遮光膜を形成することから、垂直レジスタに飛び込む直接光によるスミア成分が低減される。また、溝内に電極が埋め込まれることから、電極上の段差の低減が図れる。これにより、集光が改善され、感度、シェーディング、等の画素特性の改善が可能になる。

##### 【図面の簡単な説明】

#### 【図 1】

本発明の固体撮像装置に係る第 1 実施の形態を示す図面であり、(1) は平面レイアウト図を示し、(2) は平面レイアウト図における A-A 線断面の概略構成断面図である。

#### 【図 2】

本発明の固体撮像装置に係る第 2 実施の形態を示す概略構成断面図である。

#### 【図 3】

本発明の固体撮像装置に係る第 3 実施の形態を示す概略構成断面図である。

#### 【図 4】

溝の側面（傾斜面）の作用効果を説明する概略構成断面図である。

#### 【図 5】

本発明の固体撮像装置に係る第 4 実施の形態を示す平面レイアウト図である。

#### 【図 6】

本発明の固体撮像装置に係る第4実施の形態を示す図面であり、図5の平面レイアウト図におけるB-B線断面の概略構成断面図である。

【図7】

垂直転送方向における光電変換領域間における従来構造を示す概略構成断面図である。

【図8】

本発明の固体撮像装置の製造方法に係る第1実施の形態を示す製造工程断面図である。

【図9】

本発明の固体撮像装置の製造方法に係る第1実施の形態を示す製造工程断面図である。

【図10】

従来のインターレース型の固体撮像素子を示す図面であり、(1)はレイアウト図であり、(2)はレイアウト図におけるA-A線断面の概略構成断面図である。

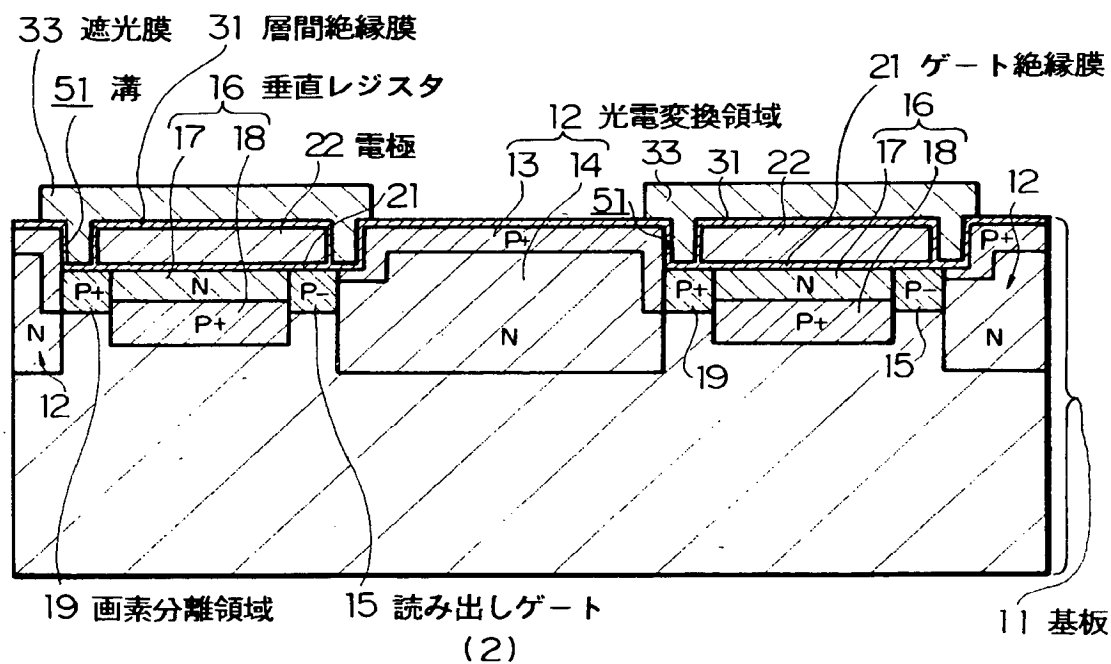
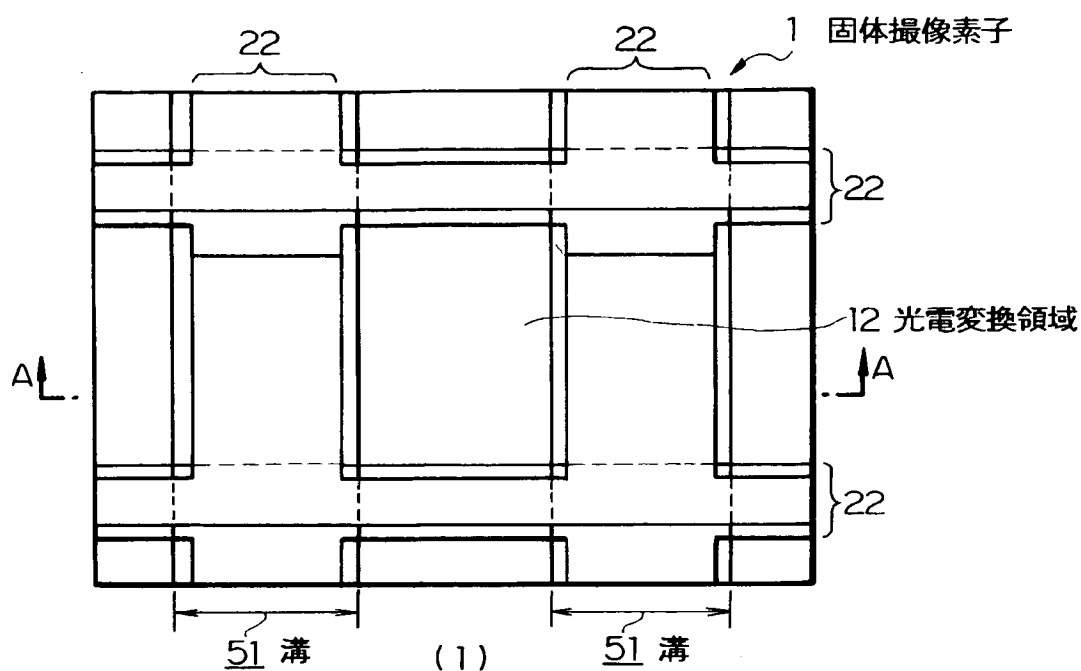
【符号の説明】

1…固体撮像素子、11…基板、12…光電変換領域、15…読み出しゲート、16…垂直レジスタ、19…画素分離領域、21…ゲート絶縁膜、22…電極、31…層間絶縁膜、33…遮光膜、51…溝

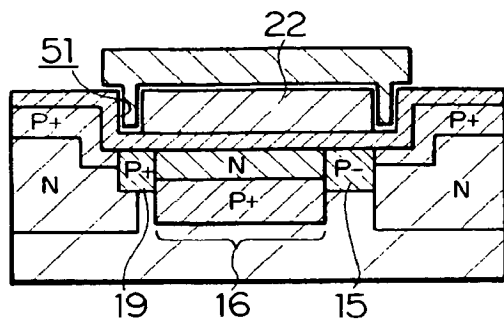


【書類名】 図面

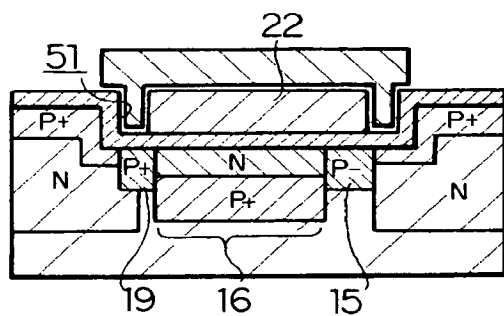
【図 1】



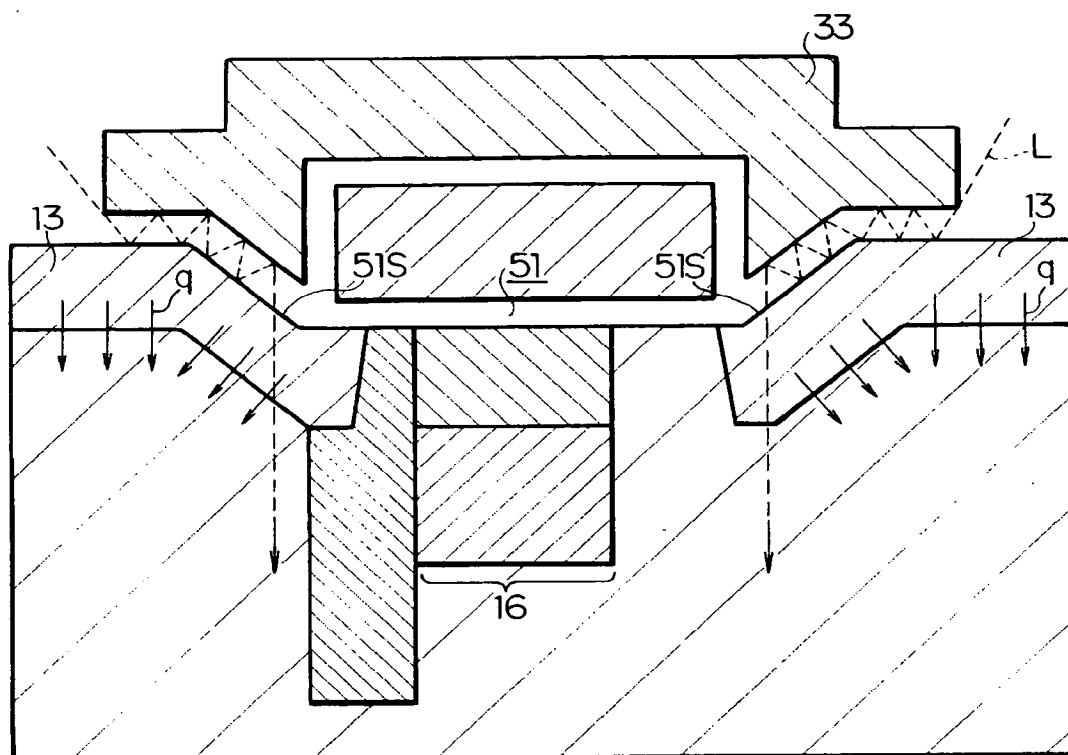
【図 2】



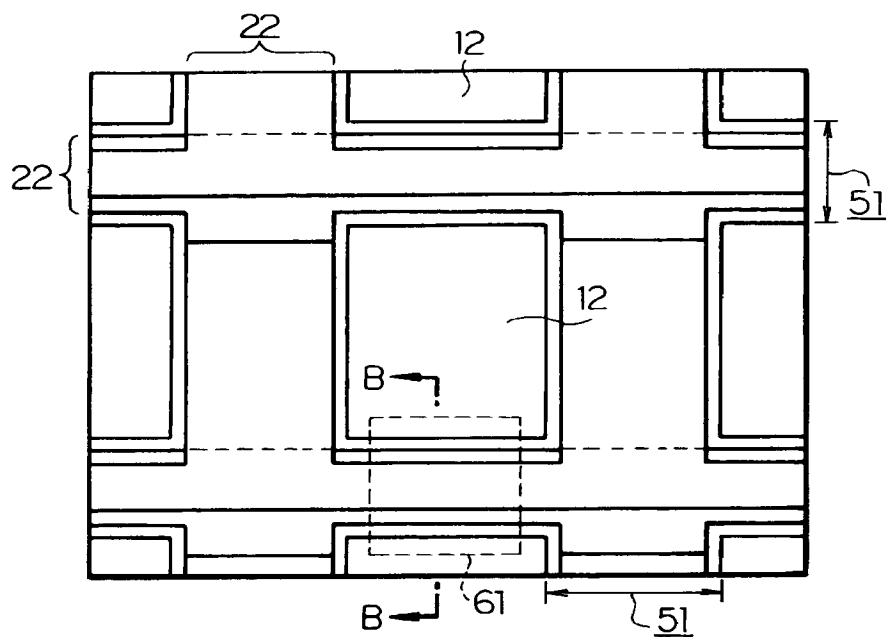
【図 3】



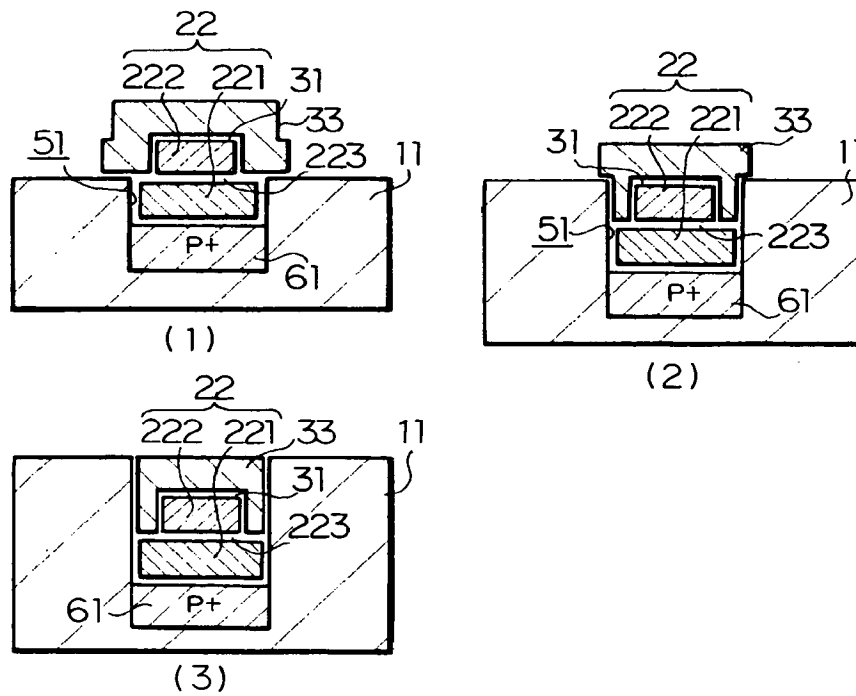
【図 4】



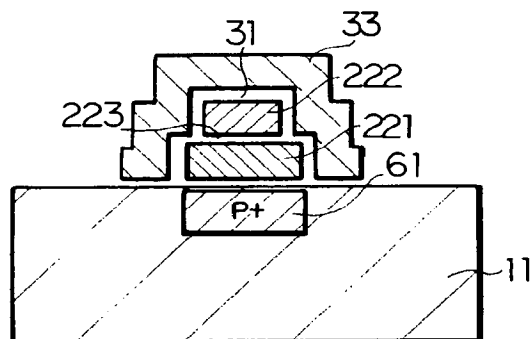
【図 5】



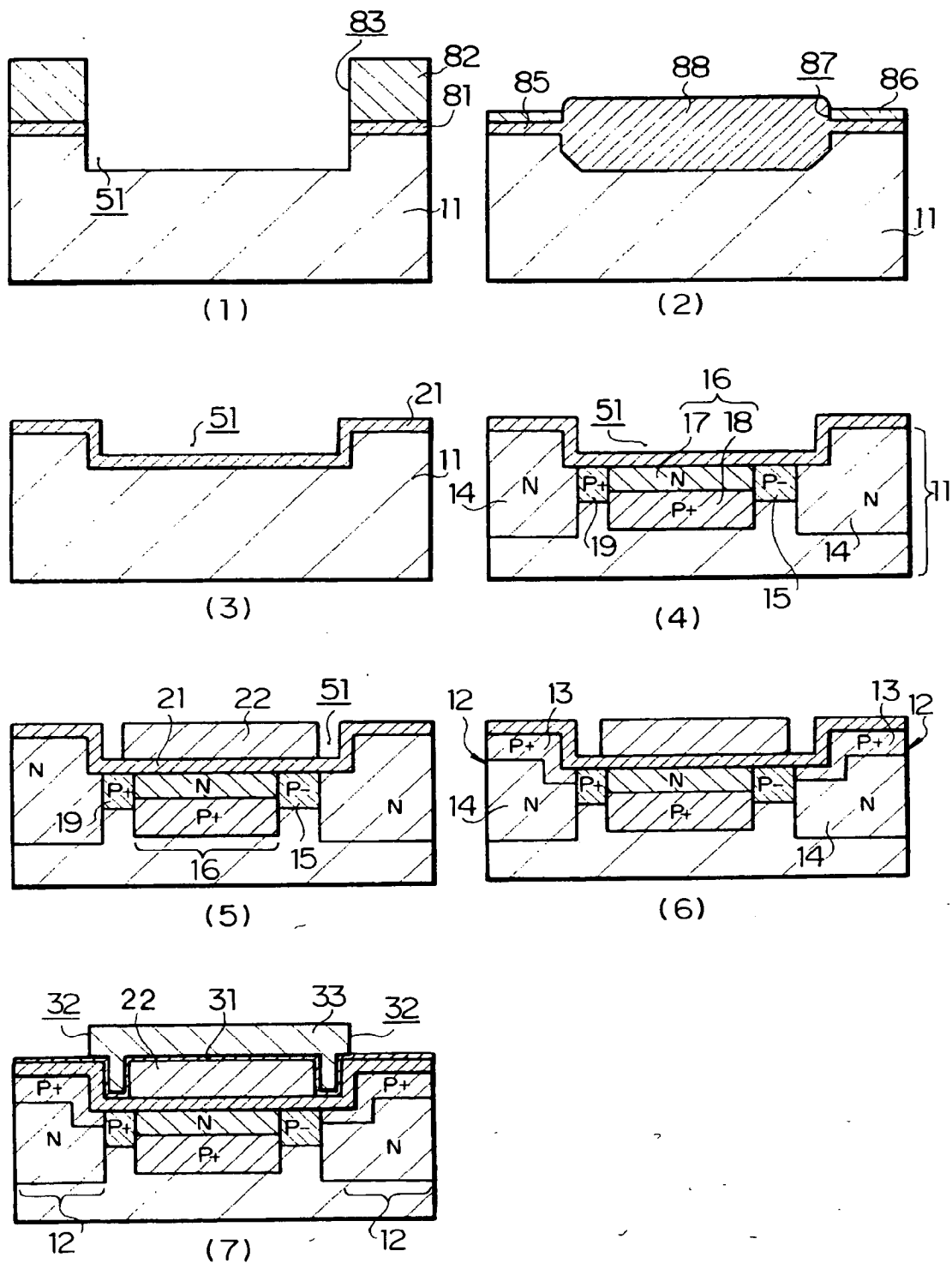
【図 6】



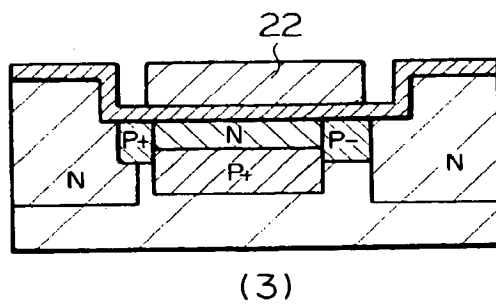
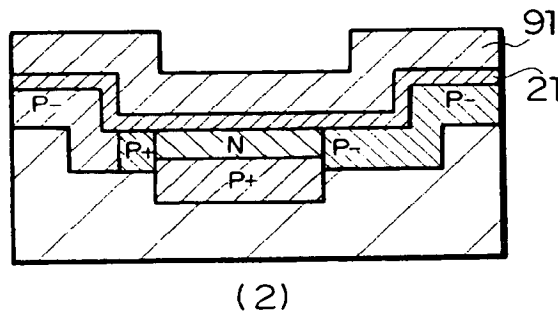
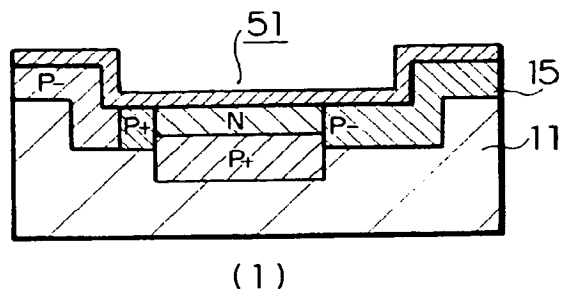
【図 7】



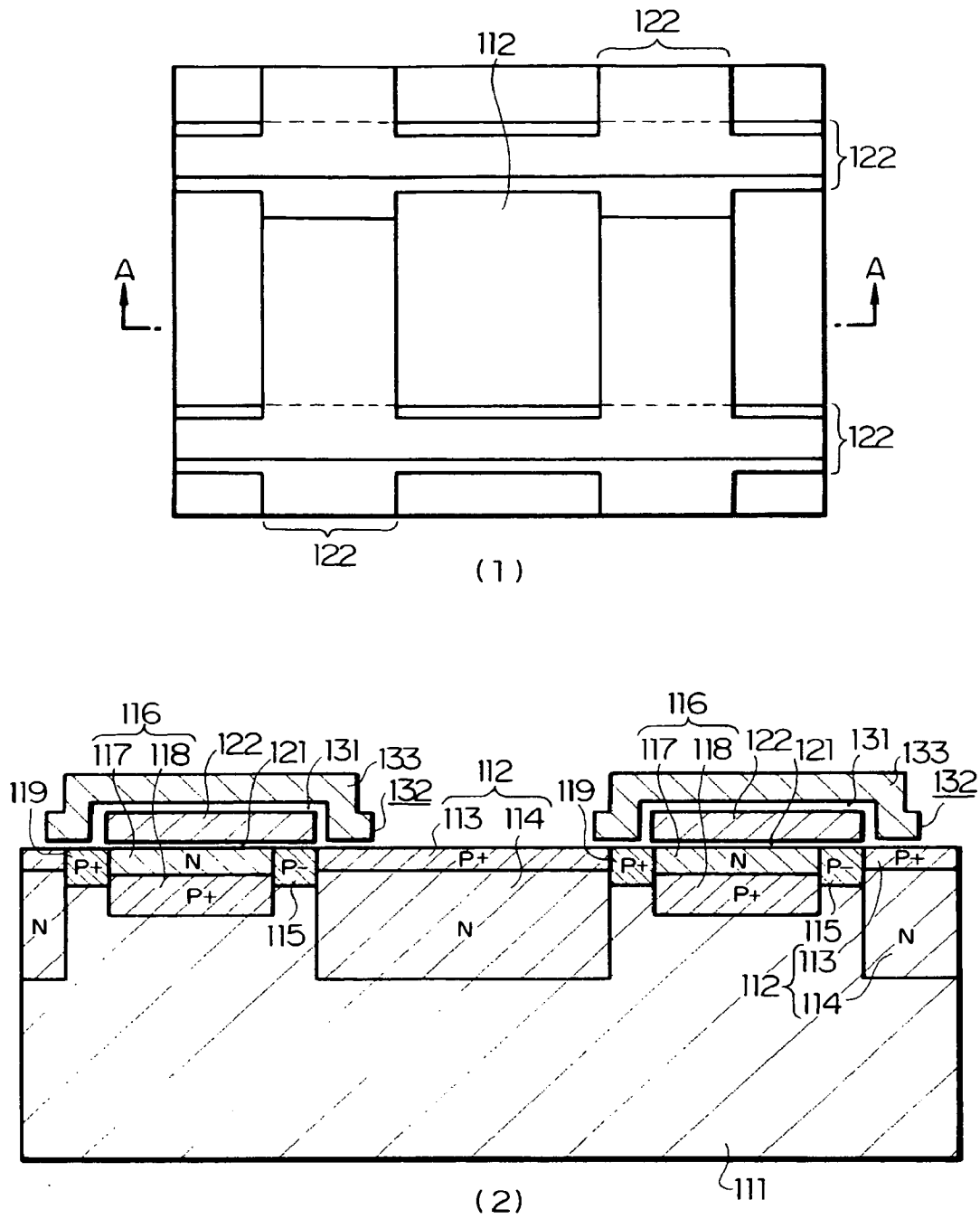
【図 8】



【図 9】



【図 10】



【書類名】 要約書

【要約】

【課題】 固体撮像素子のスミアの低減、読み出し電圧の低減、ノイズの低減等を図る。

【解決手段】 基板 11 に形成されたもので画素分離領域 19 で区分される複数の各画素領域は、光電変換領域 12 と、その一方側に形成された読み出しゲート 15 と、読み出しゲート 15 を介して光電変換部 12 の一方側に形成された垂直レジスタ 16 と、読み出しゲート 15 および垂直レジスタ 16 上にゲート絶縁膜 21 を介して形成された電荷読み出しおよび電荷転送の電極 22 と、光電変換領域 12 上を除く光電変換領域 12 側全面を、層間絶縁膜 31 を介して被覆する遮光膜 33 とを備え、基板 11 に溝 51 が形成され、溝 51 の底部の基板 11 に画素分離領域 19、垂直レジスタ 16 および読み出しゲート 15 が形成され、電極 22 の垂直転送方向に形成された部分は溝 15 内に形成され、遮光膜 33 は電極 22 と溝 15 側壁との間を埋め込むように形成されているものである。

【選択図】 図 1



特願 2 0 0 3 - 0 9 8 7 8 3

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 2 1 8 5 ]

1. 変更年月日	1 9 9 0 年 8 月 3 0 日
[変更理由]	新規登録
住 所	東京都品川区北品川 6 丁目 7 番 3 5 号
氏 名	ソニー株式会社